

2-MAVZU

MPlarni sinflari, arxitekturasi

Reja:

2.1. Fon-Neyman va Garvard arxitekturalari asosida tuzilgan MP ni tuzilishlari.

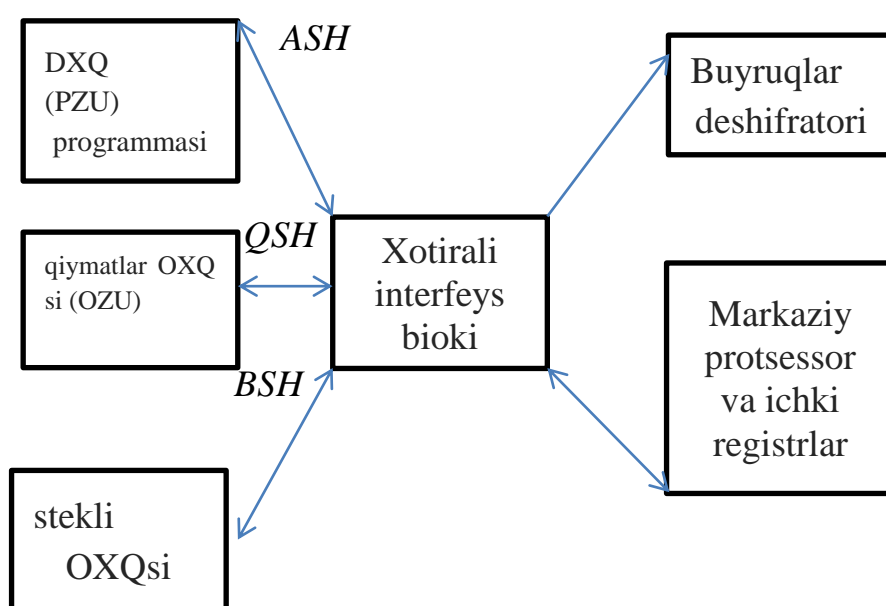
2.2. MP tarkibiga kiruvchi elementlar va ularning asosiy vazifalari.

2.3. Rivojlangan MP li sistemaning logik tuzilishi, bloklarining tuzilishlari, bajaradigan vazifalari va ishlash prinsiplari.

2.4. Doimiy va operativ xotira qurilmalarning tuzilishi va ishlash prinsiplari, asosiy tavsiflari.

2.1 Fon-Neyman va Garvard arxitekturalari asosida tuzilgan MP ni tuzilishlari.

Fon-Neyman arxitekturasi asosiy xususiyatiga uning umumiy xotirasini programmalar va ma'lumotlarni saqlash uchun ishlatilishidir, uning arxitekturasi quyidagi bu rasmda keltirilgan (2.1-rasm.)



2.1-rasm. MP strukturasi Fon-Neyman arxitekturasi asosida.

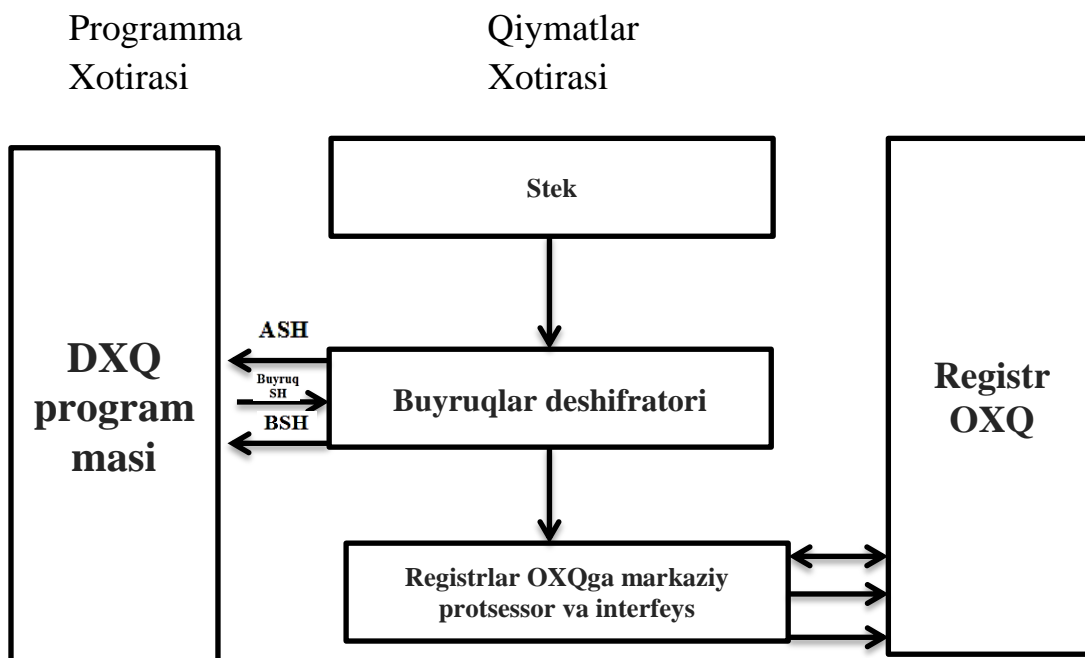
Fon-Neyman arxitekturasi asosiy ustunligi MPS qurilmalarining soddalashtirilishi, chunki unda faqat bitta umumiy xotiraga murojaat qilish amalga oshiriladi. Bundan tashqari, xotiraning yagona kengligining ishlatilish resurslarini programmalar va ma'lumotlar kengliklari orasida operativ qayta joyiashtirish imkonini beradi. Bu esa ishlab chiqaruvchining dasturiy ta'minot nuqtai nazaridan

MPS egiluvchanligini deyarli oshiradi. Stekning umumiy xotirada joylashtirishi uning tashkil etuvchilariga dasiurlashni yengillashtiradi. Shuning uchun, Fon-Neyman arxitekturasi universal kompyuterlarni, shurtingdek shaxsiy kompyuterlarning ham asosiy arxitekturasi bo'lgani ham tasodif emas.

GARVARD ARXITEKTURASI ASOSIDAGI MK

Garvard arxitekturasi asosiy xususiyatiga, uning alohida adresli fazalarini buyruqlar va ma'lumotlarni saqlash uchun ishlatilishi kiradi, bu 2.2-rasmida ko'rsatilgan.

Garvard arxitekturasi 70-yillar oxirigacha MK ishlab chiqaruvchilari uning avtonom sistema boshqaruvida katiya qulayliklarini borligini tushunmaganlarigacha deyarli ishlatilmagan.



2.2- Rasm. Garvard arxitekturali MPS strukturasi.

Gap shundaki, MPS ishlatilishining tajribasiga qaraganda. har xil obe'ktlari boshqarish uchun ko'pgina boshqarish algoritmlarini amalga oshirish uchun Fon-Neyman arxitekturasi egiluvchanligi va umversalkk kabi qulayliklari katta ahamiyatga ega emas. Haqiqiy boshqaruv programmarining analizi ko'rsatdiki, MK ma'lumotlarining oraiiq nalijalami saqlash uchun ishlatiladigan kerakii xotira hajmi. qoida bo'yicha talab qilingan programma xotira hajmidan 1-tartibga kam bo'ladi. Bunday sharoitlarda yagona adresli fazani ishlatilish operandlarini adreslash uchun razryadlar sonini o'sishi hisobiga buyruqlar formatini o'sishiga olib kelingan. Alohida hajmi bo'yicha katta bo'lmagan xotira ma'lumotlari

buyruqlar uzunligining qisqarishiga va xotira ma'lumotlari ichidan informatsiyani qidirishni tezlashtirilishiga sabab bo'lgan.

Bundan tashqari, Garvard arxitekturasi Fon-Neyman arxitekturasiga qaraganda parallel operatsiyalarni amalga oshirish mumkinligi imkoniyatini borligi hisobiga programmalarni yuqori tezlikda bajarilishini ta'minlaydi.

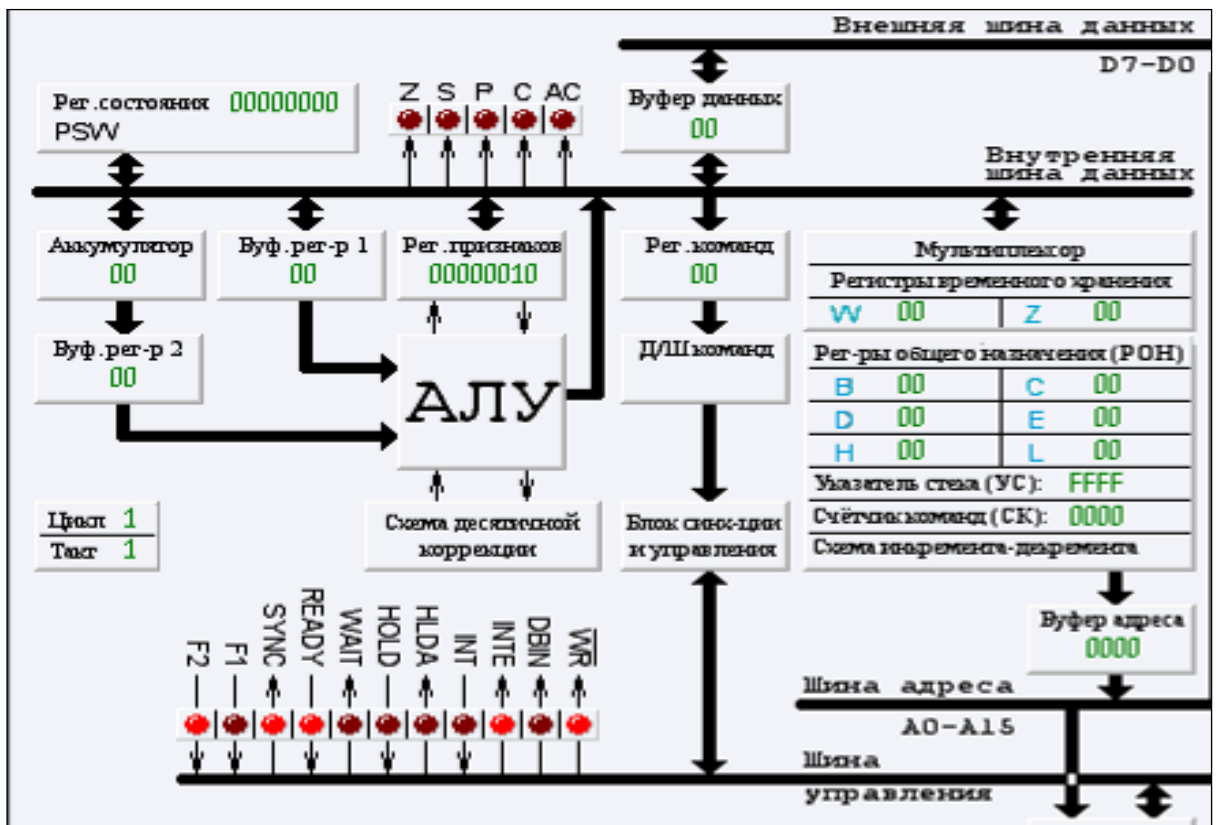
Keyingi buyruqni tanlash oldingisini bajarish bilan bir vaqtning o'zida ro'y berishi mumkin va buyruqlarni tanlash vaqtida protsessorni to'xtatish shart emas. Operatsiyalarni amalga oshirishning bu usuli bir xil taktlar soni ichida har xil buyruqlarni bajarilishini ta'minlashga yo'l qo'yadi. Bu esa sikllar va programmalarning kritik uchashtalarini bajarilish vaqtini nisbatan osonroq aniqlash mumkinligini beradi. Ko'pgina takomillashgan 8-razryadli MK larni ishlab chiqaruvchilar Garvard arxitekturasini ishlatadi. Biroq, Garvard arxitekturasi ayrim programma protseduralarini amalga oshirish uchun yetarlicha egiluvchan emas deb hisoblanadi. Shuning uchun, har xil arxitekturalar bo'yicha bajarilgan MK taqqoslanishi, aniq misollarni qo'llagan holda o'tkazilishi kerak.

Bir kristalli mikroprotsessorlarning seksiyali mikroprotsessorlardan asosiy farqi quyidagilardan iborat:

- bir kristalli mikroprotsessorlarning razryadlari soni aniq belgilangan, seksiyali mikroprotsessorlar asosida quriladigan protsessor razryadlari soni seksiyalarni parallel ulash orqali o'rnatiladi;

- bir kristalli mikroprotsessorlarning komandalar sistemasi cheklangan sonli komandalarni o'z ichiga oladi, seksiyali mikroprotsessorlar-da esa komandalar soni protsessorni loyixalovchi tomonidan belgilanadi;

- bir kristalli mikroprotsessorlarning operasion va boshqarish qismlari yagona kristalda joylashgan, seksiyali mikroprotsessorlar asosida esa operasion va boshqarish qismlari bir qator katta integral sxemalarni (markaziy protsessor elementlarini, tez uzatish sxemasini, mikroprogrammali boshqarish blokini, adres registrini, mikroprogramma xotirasi, va mikrokomanda registrini) ma'lum sxema asosida o'zaro bog'lash orqali quriladi.



2.4-rasm. K580VM80A bir kristalli mikroprotsessorining ichki strukturasi.

Bir kristalli mikroprotsessorlarning ichki strukturasi, ishlash prinsipi va komandalar sistemasi bilan tanishishni 8 razryadli K580VM80A mikroprotsessori misolida ko‘rib chiqamiz.

K580VM80A mikroprotsessori quyidagi asosiy qismlardan iborat:

- 8-razryadli arifmetik-mantiqiy qurilma (ALU);
- Belgilar registri RS, komandalar bajirilish jarayonida natija belgilari (nolga teng yoki teng emas (Z), musbat yoki manfiy (S), juft yoki toqlik belgisi (P), o‘tish razryadi qiymati (S), oraliq o‘tish razryadi qiymati (AC))ni o‘zida saqlaydi;
- akkumulyator (A);
- axborotni ikkilik koddan ikkilik-o‘nlik kodga o‘zgartiruvchi o‘nlik korreksiya sxemasi (DAA);
- komandaning operatsiya kodini ifodalovchi birinchi baytini saqlovchi registr (Reg. komand);
- komanda deshifratori (D/Sh komand);
- programmani bajarish jarayonida axborotni qabul viluvchi, vaqtincha saqlovchi va uzatuvchi umumiy foydalanish registrlari (B, C, D, E, H, L - 8 razryadli registrlar (ular 16 razryadli BC, DE va HL registrlar juftliklariga

birlashishi xam mumkin), stek ko'rsatgichi (US), navbatdagi komanda adresini saqlovchi komanda schetchigi (SK));

- programmist murojaat qilishi mumkin bo'lmagan, ma'lumotlarni vaqtincha saqlovchi (Buf.reg 1 va 2), Z, W va PSW registrlari;

- ALU va registrlar ishlash uchun boshqarish signallari ketmag'ketinligini xosil qiluvchi sinxronlash va boshkarish sxemasi;

- 16 razryadli adresni saqlovchi bufer registri);

- 8 razryadli ma'lumotlarni mikroprotsessorga kiritish/chiqarish buferi;

- akkummulyator, ALU va umumiy foydalanish registrlari orasida ma'lumotlarni ikkiyoqlama yo'nalishda uzatuvchi mul'tipleksor.

Bundan tashkari mikroprotsessori 16 razryadli adres buferi A(15-0) va 8 razryadli ma'lumotlar buferi D(7-0), 4 ta kirish (RESET, READY, INT, HOLD) va 6 ta chikish boshkarish signallari (SYNC, DBIN, READY, WAIT, INTE, HLDA) ga ega.

Sinxronlash va boshkarish sxemasi komanda va operandlarni tanlash, ALUni ishlashini boshkarish, kiritish/chikarish kurilmalarini sinxronlash va boshqarish, mikroprotsessori ishida kutish rejimini tashkil qilish va xotiraga to'g'ridan-to'g'ri murojaat qilish rejimida mikroprotsessorni sistema shinasidan ajratish vazifalarini bajaradi.

Mikroprotsessori ishlash prinsipini tushinish uchun unda komanda bajarilish jarayonini ko'rib chikamiz:

- bajarilishi lozim bo'lgan komanda adresi SK da saqlanadi va shu adres bo'yicha mikroprotsessori xotiradan komanda kodini birinchi baytini komanda registriga oladi;

- komanda deshifrotori komanda uzunligini (bir, ikki yoki uch bayt), operandlarni qaerdan olish lozimligini va ular ustida qanday operasiya bajarish lozimligini aniqlaydi;

- komanda deshifrotoridan olingan axborotga mos ravishda sinxronlash va boshqarish sxemasi operandlarni registrlardan yoki xotiradan olishni, komanda kodiga mos ravishda arifmetik yoki mantiqiy operasiya bojarilishini, komanda uzunligiga mos ravishda uning ikkinchi va uchinchi baytlarini (ikki va uch baytli komandalar uchun) xotiradan olishni, xamda boshkarishni navbatdagi komandaga uzatishni amalga oshiruvchi sinxronlash va boshkarish signallari bilan mikroprotsessorning barcha qurilmalarini ta'minlaydi.

Programma komandalarining bajarilish tartibini mikroprotsessorning natija belgilari registrida xosil bulgan C (Carry)- utish razryadi, S (Signum) – natijaning ishora razryadi, Z (Zero) – natijaning nolga teng yoki teng emasligi belgisi, P (Parity) – natijadagi birlar sonining juftligi belgisi, xamda AC (Auxiliary Carry) –

oraliq (natija baytida kichik to'rtlikdan katta to'rtlikka) utish razryadi xolati belgilaydi.

Quyidagi shartlar bajarilganda natijaning belgilarini ko'rsatuvchi triggerlar xolati o'zgaradi:

- akummulyatordagi ma'lumot chapga yoki o'ngga "S" o'tish razryadi ishtirokida surilganda, qo'shish operatsiyasi bajarilganda va ayirish operatsiyasida eng katta razryaddan qarz olinganda;
- natija nolga teng bo'lganda "Z" trigger "1" qiymatni oladi, aks xolda "0" qiymatini oladi;
- natijadagi "1" lar soni juft bo'lganda "R" triggeri "1" qiymatni oladi;
- natija manfiy bo'lsa (akummulyatorning katta razryadi birga teng bo'lsa), "S" trigger "1" xolatiga o'tadi;
- natijaning kichik to'rtligidan katta to'rtligiga o'tish razryadi bo'lsa, "AS" triggeri "1" xolatiga o'tadi.

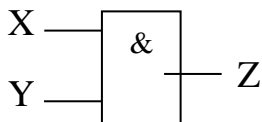
Programmada tarmoqlanishlar xosil qilish uchun yuqoridagi triggerlar xolatini xisobga olgan xolda boshqarishni uzatish uchun mikroprotsessorning komandalar sistemasida bir qator komandalar nazarda tutilgan.

2.2. Mantiqiy elementlar va ularning ishlash prinsiplari

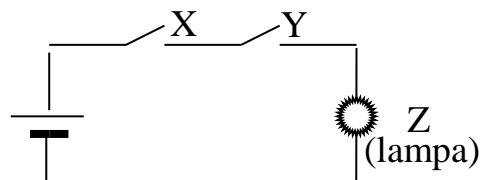
Mantiqiy elementlar mantiqiy ifodalarni bajarishga muljallangan bo'lib, barcha arifmetik va mantiqiy amallar ular asosidagi qurilmalar yordamida amalga oshiriladi. Quyidagi rasmlarda hisoblash mashinalarida qo'llaniladigan asosiy mantiqiy elementlar va ularning ishlash prinsiplari keltirilgan.

«VA» - mantiqiy ko'paytirish, konyunksiya elementi

Sxematik belgilanishi



Ishlash prinsipi



Mantiqiy ko'paytirish

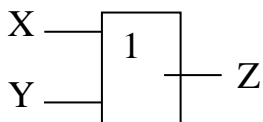
X	Y	Z
0	0	0
0	1	0
1	0	0
1	1	1

X va Y kirishlarga bir vaqtda "1" signali berilsa (ya'ni ulagichlar bir vaqtda ulansa), Z chiqishda "1" signali xosil bo'ladi (ya'ni lampa yorishadi). Kirishlardan birortasiga yoki bir vaqtda ikkalasiga «0» signali berilsa (ya'ni ulagichlardan biri yoki bir vaqtda ikkalasi ulanmagan xolda bo'lsa), chiqishda «0» signali xosil bo'ladi (ya'ni lampa o'chgan xolda bo'ladi).

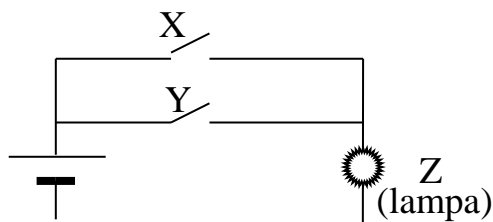
«VA» elementi mantiqiy funksiya sifatida $Z = X \& Y$, $Z = X * Y$, hamda $Z = X \wedge Y$ ko‘rinishlarda tasvirlanishi mumkin.

«YOKI» - mantiqiy qo‘shish, dizyunksiya elementi

Sxematik belgilanishi



Ishlash prinsipi



Mantiqiy qo‘shish

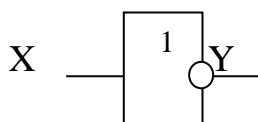
X	Y	Z
0	0	0
0	1	1
1	0	1
1	1	1

X va Y kirishlarga bir vaqtda “0” signali berilsa (ya`ni ulagichlar bir vaqtda ulanmagan xolda bo‘lsa), Z chiqishda “0” signali xosil bo‘ladi (ya`ni lampa o‘chiq xolda bo‘ladi). Kirishlardan birortasiga yoki bir vaqtda ikkalasiga «1» signali berilsa (ya`ni ulagichlardan biri yoki bir vaqtda ikkalasi ulansa), chiqishda «1» signali xosil bo‘ladi (ya`ni lampa yorishadi).

«YOKI» elementi mantiqiy funksiya sifatida $Z = X+Y$ xamda $Z = X \vee Y$ kurinishlarda tasvirlanadi.

«INKOR» - mantisiy inkor qsilish («EMAS») elementi

Sxematik belgilanishi



Mantiqiy inkor

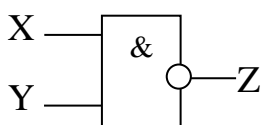
X	Y
0	1
1	0

«INKOR» elementining chiqishidagi son uning kirishidagi songa nisbatan teskari kodga ega bo‘ladi.

«INKOR» elementi mantiqiy funksiya sifatida $Y = \bar{X}$ ko‘rinishda tasvirlanadi.

«VA – INKOR» - mantiqiy ko‘paytirishning inkori elementi

Sxematik belgilanishi



Mantiqiy funksiyasi

$$Z = \overline{X \& Y}, \quad Z = \overline{X * Y}$$

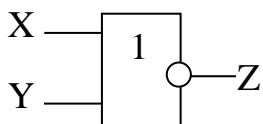
Ishlash jadvali

X	Y	Z
0	0	1
0	1	1
1	0	1
1	1	0

X va Y kirishlarga bir vaqtda “1” signali berilsa, Z chiqishda “0” signali xosil bo‘ladi. Kirishlardan birortasiga yoki bir vaqtda ikkalasiga «0» signali berilsa, chiqishda «1» signali xosil bo‘ladi.

«YOKI - INKOR» - mantiqiy qo‘shishning inkori elementi

Sxematik belgilanishi



Mantiqiy funksiyasi

$$Z = \overline{X \vee Y},$$

Ishlash jadvali

X	Y	Z
0	0	1
0	1	0
1	0	0
1	1	0

X va Y kirishlarga bir vaqtda “0” signali berilsa, Z chiqishda “1” signali xosil bo‘ladi. Kirishlardan birortasiga yoki bir vaqtda ikkalasiga «1» signali berilsa, chiqishda «0» signali xosil bo‘ladi.

2.3. Mantiqiy elementlarni ishlab chiqarish texnologiyalari.

Raqamli xisoblash texnikasida asos elementlari bo‘lib mantiqiy “VA”, “YOKI”, “INKOR” elementlari xizmat qiladi.

Mantiqiy elementlarni ishlab chiqarish texnologiyalarining bir qator turlari majud bo‘lib, ularning xar biri o‘z yutuq va kamchiliklariga ega.

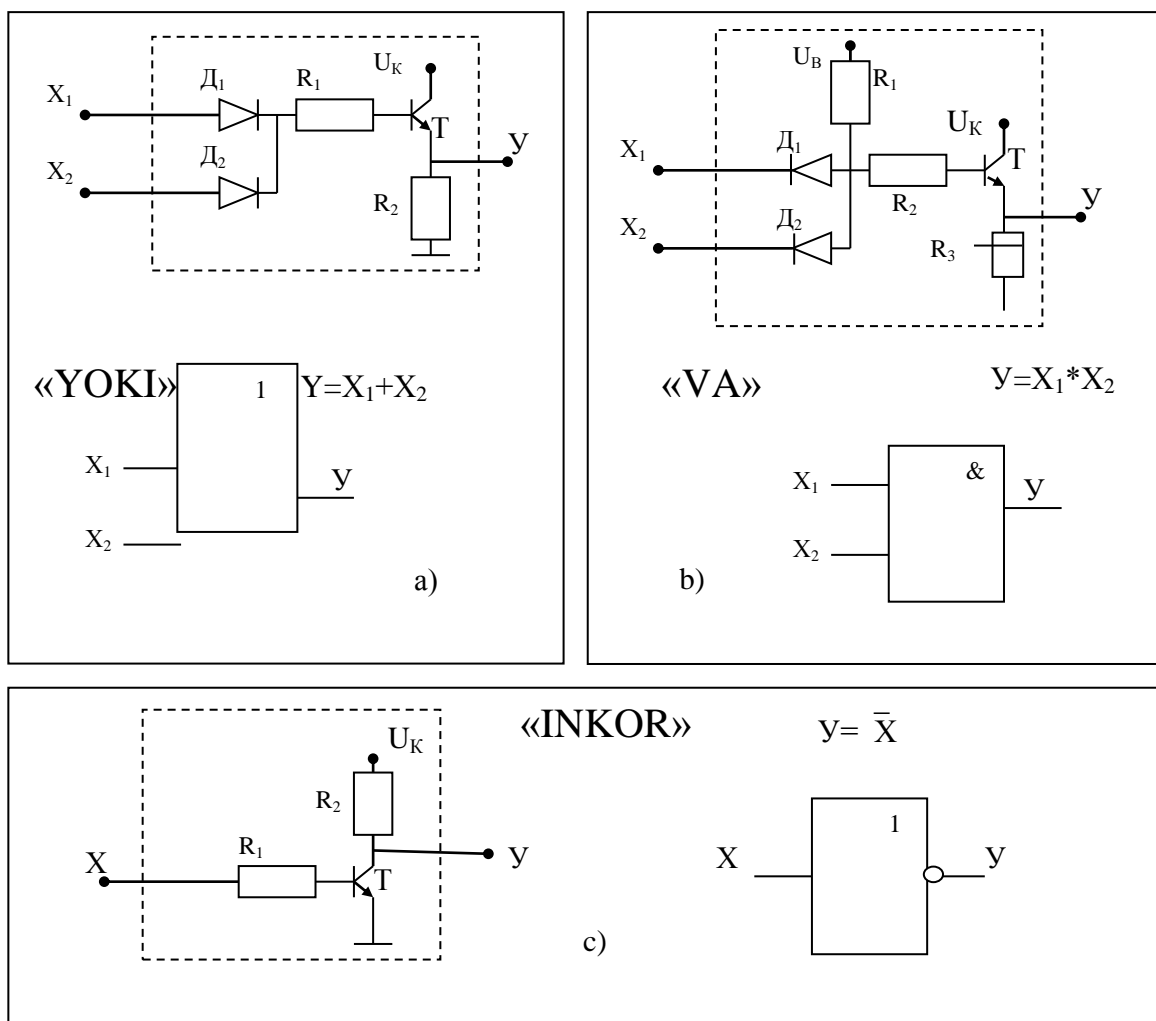
Masalan:

- unipolyar tranzistorlarga asoslangan texnologiyalar (n-MOP, p-MOP, K MOP);

- kristalda joylashgan elementlar zichligini yuqoriligi, kam quvvat talabligi, narxining arzonligi bilan xarakterlanadi, lekin tashqi tasirlarga o‘ta ta’sirchan, nisbatan tezkorligi past;

- bipolyar texnologiyadagi (DTL, TTL, TTLDSH, ESL) elementlar o‘ta tezkorligi va ishonchli ishlashi bilan xarakterlanadi, lekin elementlar zichligi kam va ko‘p energiya talab qilinadi, tan narxi qimmat;

- integral-injeksion texnologiyadagi (I²L) elementlar yuqoridagi ikki texnologiya orasidagi ko‘rsatkichlarga ega.



2.5-rasm. Mantiqiy elementlar: a) «YOKI» elementi; b) «VA» elementi; b) «INKOR» elementi.

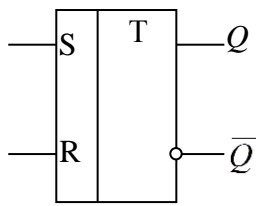
Trigger - bir razryadli ikkilik axborot («0»yoki«1»)ni saqlaydigan xotira elementi. Mantiqiy elementlardan farqli ravishda trigger ichki xolatga - xotiraga ega.

Triggerlar ikkita chiqishga: 1) Q - to'g'ri chiqish. 2) \bar{Q} -inkorli chiqishga ega.

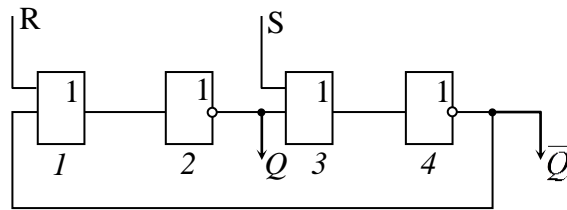
Triggerlarning «1» xolatiga to'g'ri chiqishdagi (Q) signalning yuqori xolati «1», inkorli chiqishidagi (\bar{Q}) signalning past xolati «0» to'g'ri keladi. Trigger qurilmasining kirishlari informasion va yordamchi (boshqaruvchi) kirishlarga bo'linadi. Informasion kirishlaridagi signallar trigger xolatini boshqaradi, yordamchi kirishlardagi signallar esa tirtgerni talab qilingan xolatga oldindan o'rnatish, xamda ularni sinxrosignal bilan ta'minlash uchun hizmat qiladi. Trigger kirishlarining soni uning strukturasi va boshqariladigan vazifalariga bog'liq.. Triggerning informasion kirishlari S, R, J, K, D, T simvollarini orqali belgilanishi qabul qilingan, boshqaruvchi kirishlar esa C, V simvollar bilan belgilanadi.

Triggingning sxematik belgisi 2.6-rasmda ko'rsatilgan. Bu erda S, R-informasion kirishlarni, Q va \bar{Q} - chiqishlarni belgilaydi.

Triggingning mantiqiy elementlar asosidagi sxemasi 2.7-rasmda keltirilgan.



2.6-rasm.



2.7-rasm.

Aytaylik trigger «0» holatda ($Q=0, \bar{Q}=1$) va R, S kirishlardan «0» signali berilgan bo'lsin. Bunda triggingning xolati o'zgarishsiz qoladi. Xaqiqatdan ham \bar{Q} chiqishdagi «1» signal birinchi YOKI elementining kirishiga ulangan. Ushbu element chiqishi R=0 ni e'tiborga olgan xolda «1» signalga ega bo'ladi va ikkinchi element INKOR kirishiga ulangan, natijada bu elementning chiqishida va Q chiqishda avvalgidek «0» signal bo'ladi. Ikkinchi INKOR elementining chiqishidan «0» signal uchinchi element YOKI kirishlaridan biriga ulangan, uning ikkinchi S kirishiga «0» signal beriladi natijada uchinchi element YOKI chiqishida ham «0» signal xosil bo'ladi. Bu signal to'rtinchi element INKOR chiqishida «1» signal xosil qiladi. Natijada triggingning «0» holati tasdiqlanadi ($Q=0, \bar{Q}=1$).

Triggerlarning sinflanishi

Triggerlarni informatsiyani qabul qilish usuli, qurilish prinsipi, hamda funksional imkoniyatlari bo'yicha sinflash mumkin.

Informatsiyani qabul qilishi bo'yicha: asinxron va sinxron triggerlar mavjud. Asinxron triggerlar informasion kirishlarida signallarning paydo bo'lish momentida o'z reaksiyalarini ko'rsatadi. Sinxron triggerlar esa sinxron signal kirishi S dagi boshqaruvchi impul's signali mavjud bo'lgandagina informasion kirishlardagi signallarga o'z reaksiyalarini bildiradi.

Sinxron triggerlar o'z navbatida S kirish orqali boshqariladigan *statik va dinamik* turlarga bo'linadi. Statik boshqarishli triggerlar informasion kirishlardagi signallarni S kirishiga «1» yoki «0» signallari berilgandagina qabul qila oladi. Dinamik boshqarishli triggerlar esa informasion kirishlardagi signallarni S kirishdagi signal «0» dan «1» ga o'zgarganda yoki «1» dan «0» ga o'zgarganda qabul qila oladi.

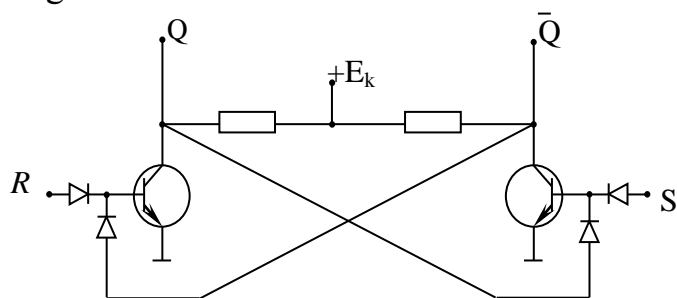
Statik triggerlar bir bosqichli va ikki bosqichli turlarga bo'linadi. Bir bosqichli triggerlar informatsiyani saqlashning bir bosqichi, ikki bosqichli

triggerlar esa informatsiyani saqlashning ikki bosqichi mavjudligi bilan xarakterlanadi. Dastlab informatsiya birinchi bosqichga yoziladi, keyin ikkinchi bosqichga ko‘chirib o‘tkaziladi va informatsiya trigger chiqishida paydo bo‘ladi.

Funksional imkoniyatlarga ko‘ra triggerlar quyidagi turlarga bo‘linadi:

- «0» va «1» xolatlariga aloxida-aloxida o‘rnatiladigan triggerlar (RS-trigger);
- kirish bo‘yicha informatsiyani qabul qiluvchi triggerlar (D-trigger yoki kechiktirish triggeri);
- sanoqli kirishga ega triggerlar (T-trigger);
- J va K informatsion kirishli universal triggerlar (JK-trigger).

Diskret elementlar asosida qurilgan simmetrik triggerning elektr sxemasi 2.8-rasmda keltirilgan.



2.8-rasm.

$Q(t)=0$ holda: $R=1, S=0$ bo‘lsa $Q(t+1)=0$ bo‘ladi,

$Q(t)=1$ holda: $R=1, S=0$ bo‘lsa $Q(t+1)=0$ bo‘ladi,

$Q(t)=0$ holda: $R=0, S=1$ bo‘lsa $Q(t+1)=1$ bo‘ladi.

$Q(t)=1$ holda: $R=0, S=1$ bo‘lsa $Q(t+1)=1$ bo‘ladi.

Bu triggerning ishlash prinsipi 2.1-jadvalda keltirilgan.

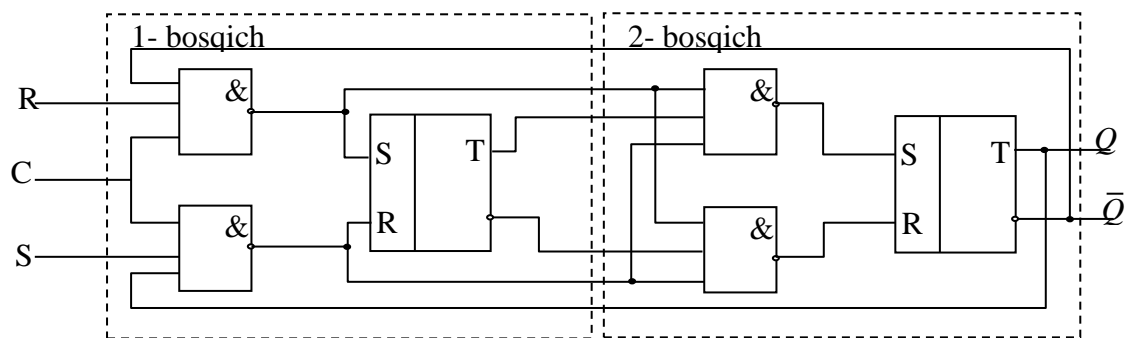
2.1-jadval

S	R	$Q(t+1)$
0	0	$Q(t)$
0	1	0
1	0	1
1	1	mumkin emas

RS-triggerining quyidagi turlari mavjud: asinxron RS-triggeri, teskari kirishli asinxron RS-triggeri va sinxron RS-triggeri.

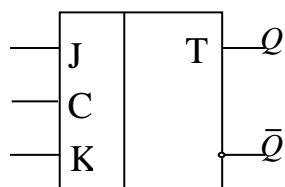
Hisoblash texnikasida keng qo‘llaniladigan triggerlarning ichki strukturasi, sxematik belgisi va ishlash prinsipi 2.1-jadvalda keltirilgan.

Ikki bosqichli universal JK-triggerining prinsipial sxemasi 2.9-rasmda ko‘rsatilgan.



2.9-rasm.

Universal JK-triggerida agar $C=1$ bo'lsa, triggerdagi kirish signallari 1-bosqichga qabul qilinadi. $C=0$ bo'lganda, 2-bosqich 1-bosqichdagi xolatni o'ziga qabul qiladi. JK-triggerining sxematik ko'rinishi 2.10-rasmda keltirilgan.



2.10-rasm.

JK- universal triggerining ishlash jadvali. 2.1-jadval

Savollar:

1. Fon-Neyman va Garvard arxitekturalari asosida tuzilgan MP ni tuzilishlari qanday?
2. MP tarkibiga kiruvchi elementlar va ularning asosiy vazifalarini ayting.
3. Rivojlangan MP li sistemaning logik tuzilishi, bloklarining tuzilishlari, bajaradigan vazifalari va ishlash prinsiplari ayting.
4. Doimiy va operativ xotira qurilmalarning tuzilishi va ishlash prinsiplari, asosiy tavsiflari nimalardan iborat.