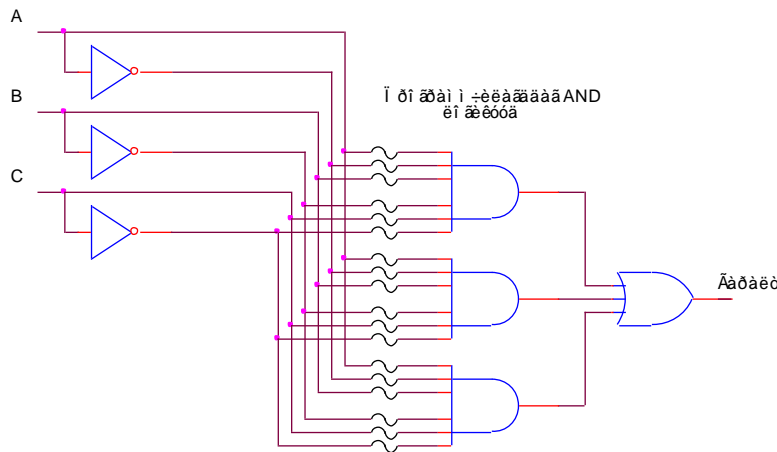


Программчилагддаг логикууд.

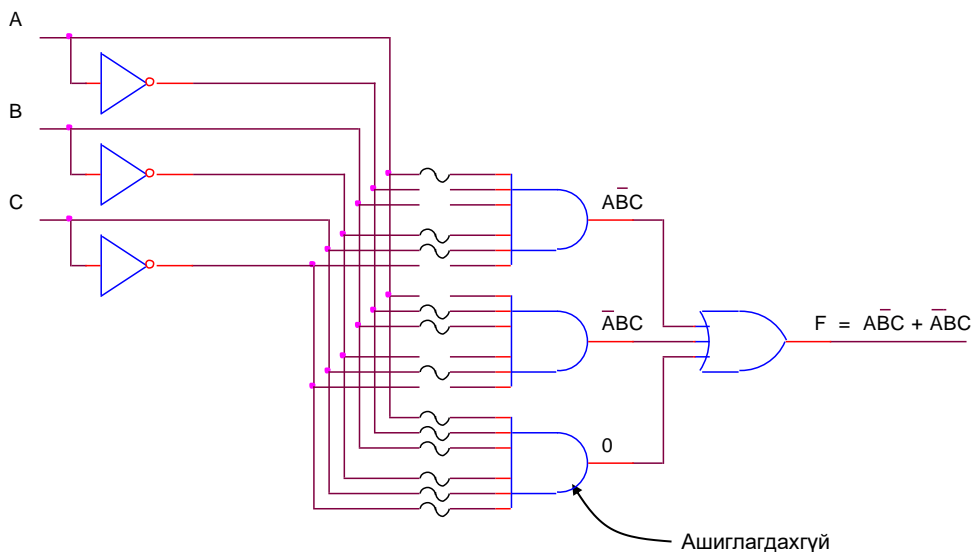
Программчилагддаг логикууд нь ROM-н адил программчилагддаг бөгөөд логик схемүүдэд хэд хэдэн янзын логик элементүүдийг орлож, ингэснээр тухайн схем дэх интеграл микросхемүүдийг тоог багасгаж төхөөрөмжийн үнийг бууруулах боломж олгодог юм.

Жишээлбэл, $F = \bar{A}BC + \bar{D}E + FG$ гэсэн логик функцийг илэрхийлэх логик диаграмм нь 3 ширхэг AND, 2 ширхэг NOT, нэг OR логикийг ашигласан буюу 7400 серийн 3-4 микросхемийг

Харин энэхүү функцийг нэгхэн ширхэг программчилагддаг логик схем ашиглан гарган авч болно. Программчилагддаг логикуудын энгийн жишээ нь PAL (Programmable Array Logic)-ууд юм. PAL-ууд нь хэд хэдэн AND логикуудаас тогтох бөгөөд тэдгээрийн оролтуудыг программчилах боломжтой байдаг. Харин гаралтууд нь OR логикийн оролтонд холбогдсон байдаг. Дараахь зурагт хялбар загварыг харуулжээ.

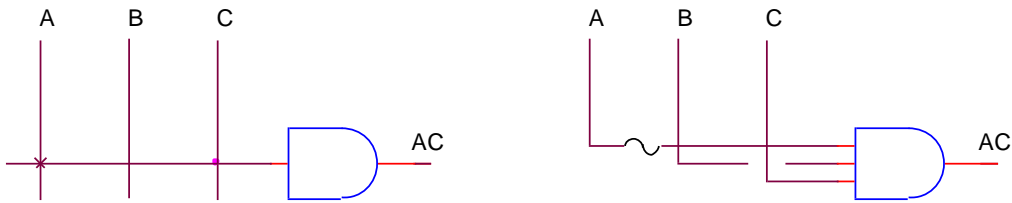


Харин дараахь зурагт $F = \bar{A}BC + \bar{A}BC$ логик функцийн дагуу программчилгдсаныг харуулжээ

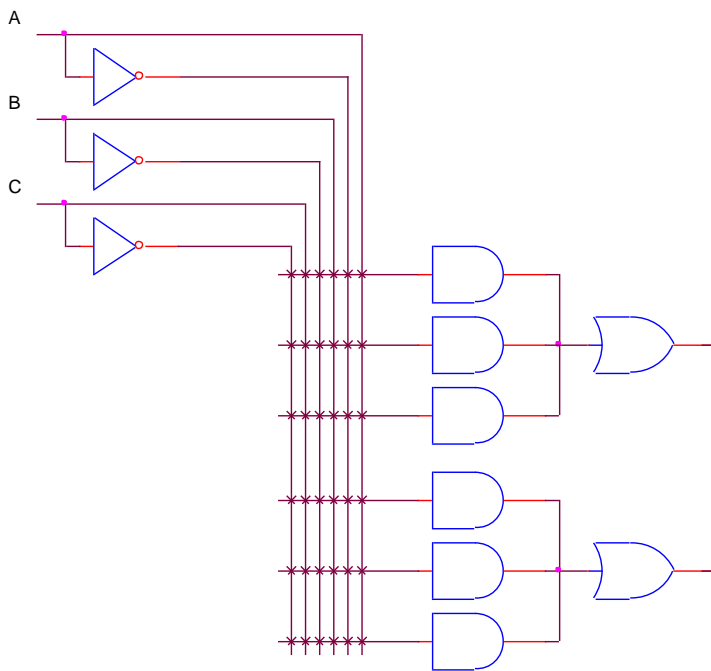


Энд нэг анхаарал татах зүйл нь ашиглагдахгүй AND-н оролтуудыг таслахгүй орхиж байна. Ингэснээр оролтуудын инверстэй болон инверсгүй хэлбэрүүдийг логик үржигчийн оролтонд өгч байгаа тул түүний гаралтын утга “0” гэсэн утгатай болно. Үүнээс гадна программчилагддаг логик элементүүдэд дээрхитэй ижил багц хэд хэдэн ширхэг байдаг бөгөөд багцуудын гаралтууд мөн логик OR-т холбогдсон байдаг.

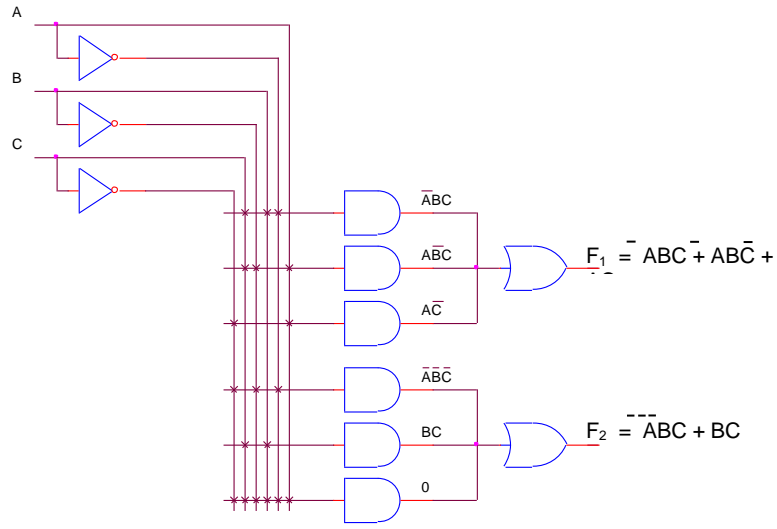
Дээр зурагдсанаар логик диаграммыг тэмдэглэх нь нилээд төвөгтэй болох нь илэрхий харагдаж байна. Иймд эдгээр олон багцыг товчлон зурж болдог. Үүнийг дараахь зурагт харуулжээ. Зурагт тэмдэглэсэн “х” (чагт) нь хайлдаг холбоосоор холбогдсон гэдгийг харуулж байна. Харин цэгээр тэмдэглэгдсэн нь байнгын холбоотой гэдгийг илэрхийлнэ. Харин ямар нэгэн тэмдэглээгээгүй бол холбогдоогүй гэсэн үг юм.



Энэ тэмдэглэгээг ашиглан программчилагдаагүй PAL-г үзүүлбэл:



Зургаас харахад PAL-г программчилаагүй учраас AND логикуудын оролтуудыг чагтаар тэмдэглэсэн байна. Харин OR логикийн оролтууд нь программчилагддаггүй байнгын холбоотой байдаг учраас оролтон дээр цэгээр тэмдэглэсэн байна.
 Уг PAL-г $F_1 = \bar{A}BC + A\bar{B}C + AC\bar{B}$ болон $F_2 = \bar{A}\bar{B}C + BC$ функцүүдийн дагуу программчидбал дараахь байдлаар логик диаграмм нь гарч ирнэ.



FPLA (Field-programmable logic array) нь PAL-н арай өөр архитектуртай нэгэн хэлбэр бөгөөд түүний бүх логик AND элементүүдийн оролтууд программчилагдахаас гадна тэдгээрийн гаралтууд (OR элементэд холбогдсон) бас программчилагддаг.

